

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-153845

(43)Date of publication of application : 10.06.1997

(51)Int.Cl.

H04B 3/04
H03H 21/00

(21)Application number : 07-311417

(71)Applicant : SONY CORP

(22)Date of filing : 29.11.1995

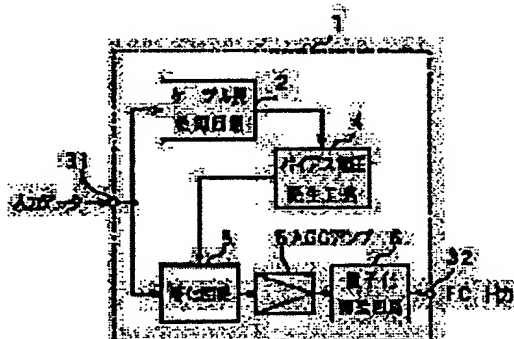
(72)Inventor : SAGA FUMIAKI

(54) EQUALIZER

(57)Abstract:

PROBLEM TO BE SOLVED: To transmit high-speed data by means of optional cable length by changing a frequency characteristic in accordance with the cable length of a detected coaxial cable so as to automatically equalize a transmission signal.

SOLUTION: A cable length detecting circuit 2 wave-detects a part of a frequency component of an input signal and obtains its wave-detection voltage. The wave-detection voltage is transmitted to a bias voltage generating circuit 4. In the bias voltage generating circuit 4, the voltage required for the bias of an equalizing circuit 3 is generated from the wave-detection voltage. The bias voltage is transmitted to the equalizing circuit 3. The equalizing circuit 3 is provided with a circuit where the frequency characteristic is changed in accordance with the control voltage and an output from the cable length detecting circuit 2 is inputted to the circuit 3 as the control voltage. Concretely speaking, the bias voltage corresponding to the cable length of the coaxial cable from the bias voltage generating circuit 4 is added so as to equalize a reception signal. Then, it is amplified by an amplifier 5 and added to a quantization feed back circuit 6.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

Unexamined Japanese Patent Publication 09-153845

Published 10 June 1997

Translation of Specification and Claims into English

By Japanese Patent Office

With Japanese Drawings

Application number: 07-311417

Inventor(s): Saga, Fumiaki

Filing date: 29 November 1995

Applicant: Sony Corp.

[Claim(s)]

[Claim 1] The equalizer characterized by having a cable length detection means to detect the cable length of the above-mentioned coaxial cable, and an identification means by which frequency characteristics change according to the cable length from the above-mentioned cable length detection means, and changing in the equalizer which equalizes the signal transmitted with a coaxial cable.

[Claim 2] The equalizer according to claim 1 characterized by the magnitude of attenuation of a predetermined band changing with the above-mentioned identification means.

[Claim 3] The above-mentioned cable length detection means is an equalizer according to claim 1 characterized by having an extract means to extract the frequency of a predetermined band, and a detection means to detect the output from the above-mentioned extract means, and outputting the detection electrical potential difference from this detection means.

[Claim 4] The above-mentioned identification means is an equalizer according to claim 1 characterized by having the circuit where frequency characteristics change according to control voltage, and inputting the output from the above-mentioned cable length detection means as control voltage.

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the equalizer from which the frequency characteristics of a signal change.

[0002]

[Description of the Prior Art] Conventionally, as the transmission system using a coaxial cable is shown in drawing 9, through a cable driver 13, the data inputted into the transmitter 12 are serial to a coaxial cable 14, and are sent out to it. The equalizer 16 is formed in the receiver 15 of the receiving end of this coaxial cable 14. The transmitted data are decreasing the coaxial cable 14 by cable loss during the transmission.

[0003] The cable loss called so-called root f property becomes large, so that the frequency of transmission data is specifically so high that cable length is long, when performing data transmission using a coaxial cable. That is, the frequency characteristics of a decay area change.

[0004] Therefore, as for the transmission data from a coaxial cable 14, flattening of the frequency characteristics by the cable loss in the transmission band is carried out by the equalizer 16. By being amplified to required level with the amplifier which is not illustrated, received data are restored and this transmission data by which flattening was carried out is outputted.

[0005] Next, the identification principle of a coaxial cable is explained using drawing 10.

[0006] For example, as shown in drawing 10 A, let the frequency characteristics of a coaxial cable 14 be Curve b. As shown in drawing 10 B, when cascade connection of the equalizing circuit 17 is carried out to the coaxial cable 14, let the frequency characteristics of this equalizing circuit 17 be the curve a of drawing 10 A which disagrees with the frequency characteristics of a coaxial cable 14 in the fixed band from a frequency fl to a frequency fh. Thereby, as by passing through an equalizing circuit 17 shows the signal transmitted in the coaxial cable 14 to the curve c of drawing 10 A, in the band from a frequency fl to a frequency fh, identification of the frequency characteristics by the cable loss proportional to a frequency covered with the coaxial cable 14 is carried out.

[0007]

[Problem(s) to be Solved by the Invention] By the way, the clock frequency used for the serial transmission of a high-definition-television-broadcasting signal is 1.485GHz, and sign format is NRZ (non return to zero). Thus, in transmitting a high-speed signal using a coaxial cable, the signal transmitted receives cable loss greatly. Specifically by the transmission system using a coaxial cable, the data of a gigabit (Gbit) unit can realize only dozens of m transmission.

[0008] Then, this invention offers the equalizer which can transmit high-speed data to a long distance more in view of the above-mentioned actual condition in the equalizer with which the transmission system using a coaxial cable is equipped.

[0009]

[Means for Solving the Problem] Frequency characteristics change according to the cable length of the coaxial cable which detected the equalizer concerning this invention.

[0010]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained, referring to a drawing.

[0011] The rough configuration of the gestalt of operation of the equalizer concerning this invention is shown in drawing 1 .

[0012] This equalizer is equipped with the cable length detecting circuit 2 which is a cable length detection means to detect the cable length of a coaxial cable, and the equalizing circuit 3 which is an identification means by which frequency characteristics change according to the cable length from the above-mentioned cable length detecting circuit 2, and changes.

[0013] The signal transmitted in the coaxial cable is received and inputted into this equalizer 1 with an input terminal 31. The signal transmitted in the coaxial cable is a signal by the high-speed clock frequency, for example, is a Hi-Vision data signal. This input signal is sent also to an equalizing circuit 3 while it is sent to the cable length detecting circuit 2.

[0014] In the cable length detecting circuit 2, some frequency components of an input signal are detected and the detection electrical potential difference is obtained. With this detection electrical potential difference, the cable length of the coaxial cable with which the signal was transmitted can be presumed. This detection electrical potential difference is sent to the bias voltage generating circuit 4.

[0015] In the bias voltage generating circuit 4, an electrical potential difference required for the bias of an equalizing circuit 3 is generated based on a detection electrical potential difference. This bias voltage is sent to an equalizing circuit 3. It is possible to specifically use for this bias voltage generating circuit 4 the nonlinear DC amplifier which consists of op amplifiers. With this nonlinear DC amplifier, required bias voltage has been obtained from the above-mentioned detection electrical potential difference in the equalizing circuit 3.

[0016] An equalizing circuit 3 is equipped with the circuit where frequency characteristics change according to control voltage, the output from the cable length detecting circuit 2 is inputted as control voltage, the bias voltage according to the cable length of a coaxial cable from the bias voltage generating circuit 4 is applied, and, specifically, identification of the input signal is carried out. That is, the magnitude of attenuation of a predetermined band changes. After this signal by which identification was carried out is amplified so that it may be set to fixed level with the automatic-gain-control amplifier ***** AGC (automatic gain control) amplifier 5, it is added to the quantization feedback circuit 6. DC playback is performed in this quantization feedback circuit 6. The output from this quantization feedback circuit 6 is ECL (emitter-coupled logic) level, and is outputted from an output terminal 32. Specifically, this ECL level is about 0.8 *****p.

[0017] Next, the cable length detecting circuit 2 is explained concretely.

[0018] The rough configuration of one example of the cable length detecting circuit 2 is shown in drawing 2 . This cable length detection means 2 is equipped with the band pass

filter 23 which is an extract means to extract the frequency of a predetermined band, and the wave detector 24 which is a detection means to detect the output from the above-mentioned band pass filter 23, and outputs the detection electrical potential difference from this wave detector 24.

[0019] The signal received in the equalizing circuit 1 of drawing 1 is inputted into the input terminal 21 of drawing 2. Amplifier 22 is buffer amplifier of low interest profit, and has the work which performs the so-called isolation for the processing after impedance matching and this amplifier 22 not to affect an equalizing circuit 6. When an input signal has a band pass filter 23 passed through amplifier 22, some frequency components are extracted. This extracted frequency component is sent, detected and outputted to a wave detector 24. This detection output is amplified with DC amplifier 25, and is outputted as a detection electrical potential difference from an output terminal 26. The bias voltage generated in this **** for detection electrical potential differences and the bias voltage generating circuit 4 is supplied to an equalizing circuit 3 as control voltage.

[0020] The relation between the cable length of the coaxial cable of 5C2V and the detection electrical potential difference obtained in the cable length detecting circuit 2 is shown in drawing 3. If the cable length of a coaxial cable is set to about 80-90m or more as shown in drawing 3, a detection electrical potential difference will become low.

[0021] Next, an equalizing circuit 3 is explained concretely.

[0022] The rough configuration of one example of an equalizing circuit 3 is shown in drawing 4. The equalizing circuit of drawing 4 carries out impedance matching of the input signal of an input terminal 8, and the output signal of an output terminal 10, and consists of filter 3B of the same circuitry as filter 3A connected to the input terminal 31 of the equalizer 1 of drawing 1, and filter 3A by which series connection was carried out to the output side of this filter 3A.

[0023] Specifically, series connection of the coil L10 with which parallel connection of the resistance Rp1 which parallel connection of the resistance R10 and the capacitor C10 by which filter 3A sets up the attenuation band of the frequency of an input signal is carried out, and sets up the inclination of the attenuation band of a frequency to resistance R10 and a capacitor C10 was carried out, and one side was grounded by resistance R10 is carried out. Moreover, the series connection of the coil L20 with which parallel connection of the resistance Rp2 which the series connection of the filter 3B is carried out to the output side of filter 3A, and parallel connection of the resistance R20 and the capacitor C20 which set up the attenuation band of the frequency of an output signal is carried out, and sets up the inclination of the attenuation band of a frequency to resistance R20 and a capacitor C20 was carried out, and one side was grounded by resistance R20 is carried out.

[0024] That is, filter 3A and filter 3B are the high-pass filters of the same circuitry, series connection of the high-pass filter of 8 or 2 input terminals and the output terminal 10 is

carried out, and an equalizing circuit 3 changes. While setting up a cut off frequency by the resistance R10 and the capacitor C10 which were connected to the input terminal 8 in filter 3A at juxtaposition through the capacitor Cp1 from which a dc component is removed, and resistance R11 and the capacitor C11 of a series connection amending the linearity of a decay area and aligning with a passage frequency with a coil L10, impedance matching of a broadband is made easy to take. Moreover, while setting up a cut off frequency by the resistance R20 and the capacitor C20 which were connected to juxtaposition in filter 3B at the output terminal 10 through the capacitor Cp2 from which a dc component is removed, and resistance R21 and the capacitor C21 of a series connection amending the linearity of a decay area and aligning with transmission frequency with a coil L20, impedance matching of a broadband is made easy to take.

[0025] In addition, the connection sequence of the resistance R11 and the capacitor C11 in filter 3A and the connection sequence of the resistance R21 and the capacitor C21 in filter 3B may be reverse.

[0026] Furthermore, as opposed to resistance R10 and a capacitor C10, a pin diode Rp2 is connected to juxtaposition to resistance R20 and a capacitor C20, respectively, and a pin diode Rp2 is connected [the so-called pin diode Rp1 which is resistance] to an input terminal 8 for a pin diode Rp1 to hard flow by n side edge again at an output terminal 10, respectively. The inclination to the frequency of the magnitude of attenuation in a decay area is set up with these pin diodes Rp1 and Rp2.

[0027] Moreover, the control terminal 9 is installed at the node of a pin diode Rp1 and a pin diode Rp2 through the resistance Rb which sets up the control bias current of pin diodes Rp1 and Rp2. The bypass capacitor Ce with which one side was grounded is connected to this control terminal 9. The bias voltage from the above-mentioned bias voltage generating circuit 4 is inputted into this control terminal 9 as control voltage Vcont.

[0028] By controlling the control voltage Vcont inputted into the above-mentioned equalizer 1 to be shown in drawing 5 B, the resistance of the pin diodes Rp1 and Rp2 of an equalizing circuit 3 is controlled, and the magnitude of attenuation by frequency characteristics can be changed. As shown in drawing 5 A, when control voltage Vcont is specifically enlarged, the magnitude of attenuation of the band to a frequency fh can be made small in this case, and a fixed band and when control voltage Vcont is made small, the magnitude of attenuation of the band to a frequency fh can be enlarged conversely. Thus, identification of an input signal is performed by making the cable length from which a coaxial cable differs correspond, and controlling frequency characteristics.

[0029] Drawing 6 shows the passage property according to the cable length of the coaxial cable of 5C2V. This passage property shows the magnitude of attenuation to the frequency of the signal transmitted in the coaxial cable of each cable length. As for the curve a of drawing 6, cable length is the passage property of a 100m coaxial cable, cable length is the passage property of a 160m coaxial cable, and Curve b is [the cable length of Curve c] the passage property of a 200m coaxial cable. The optimal bias voltage

corresponding to the passage property according to this cable length is supplied to an equalizing circuit 3.

[0030] Moreover, drawing 7 connects to the equalizing circuit 3 of an equalizer 1 the coaxial cable with the passage property shown in drawing 6 of 5C2V, and shows the identification property at the time of supplying the optimal bias voltage for this equalizing circuit 3, and performing identification. In addition, drawing 7 shows the identification property at the time of equalizing the frequency of the band from near DC to 750MHz. Curve b is an identification property when cable length uses a 140m coaxial cable, the curve a of drawing 7 is an identification property when cable length uses a 100m coaxial cable, and Curve d is [Curve c is an identification property when cable length uses a 160m coaxial cable, and] an identification property when cable length uses a 200m coaxial cable.

[0031] Relation with bias voltage required in order to perform the cable length and identification when using the coaxial cable of 5C2V is shown in drawing 8. Thus, when bias voltage is small when cable length is long, and cable length is short, big bias voltage is needed.

[0032] Since identification of the serial data transmitted by using for the transmission system using a coaxial cable the equalizer mentioned above can be performed automatically, identification can be performed also when the above-mentioned serial data is high-speed data.

[0033]

[Effect of the Invention] Since the equalizer applied to this invention like [it is ***** and] also from the above explanation can perform identification of a transmission signal automatically when frequency characteristics change according to the cable length of the detected coaxial cable, in the transmission system using a coaxial cable, transmission of the high speed data in the cable length of the arbitration to several m - hundreds of m of it is attained.

[Brief Description of the Drawings]

[Drawing 1] It is the rough block diagram of the gestalt of operation of the equalizer concerning this invention.

[Drawing 2] It is the rough block diagram of a cable length detecting circuit.

[Drawing 3] It is drawing showing the relation between cable length and a detection electrical potential difference.

[Drawing 4] It is the rough block diagram of an equalizing circuit.

[Drawing 5] It is drawing for explaining the transmission characteristic of an equalizing circuit.

[Drawing 6] It is drawing showing the passage property of a coaxial cable (5C2V).

[Drawing 7] It is drawing showing the identification property of an equalizing circuit.

[Drawing 8] It is drawing showing the relation between the bias voltage of an equalizing circuit, and cable length.

[Drawing 9] It is the rough block diagram of a transmission system using a coaxial cable.

[Drawing 10] It is drawing for explaining the principle of identification.

[Description of Notations]

1 Equalizer

2 Cable Length Detecting Circuit

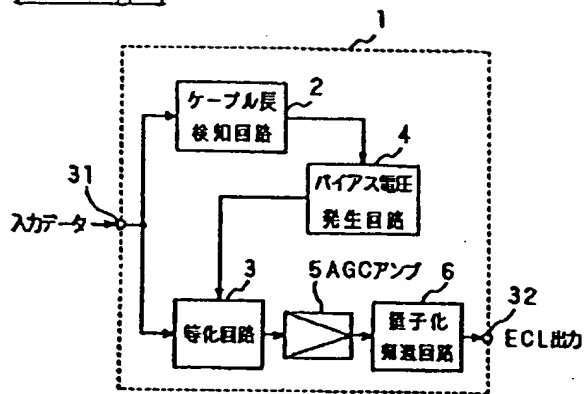
3 Equalizing Circuit

4 Bias Voltage Generating Circuit

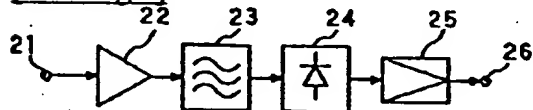
5 AGC Amplifier

6 Quantization Feedback Circuit

[Drawing 1]

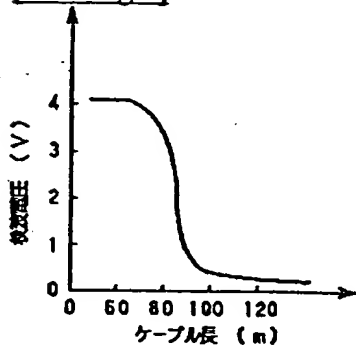


[Drawing 2]

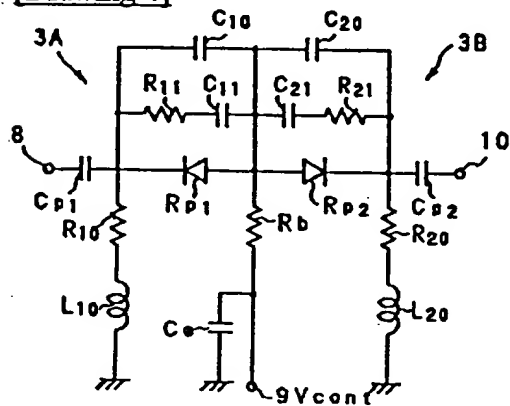


22: アンプ
23: バンドパスフィルタ
24: 検波器
25: DCアンプ

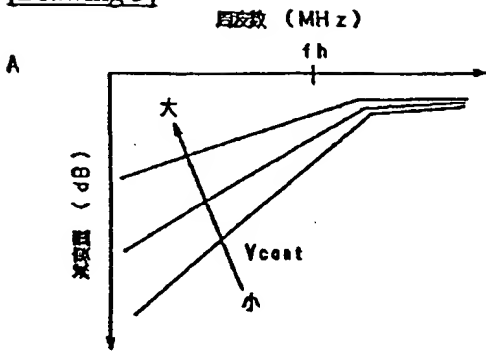
[Drawing 3]



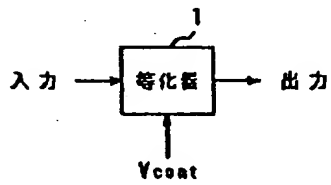
[Drawing 4]



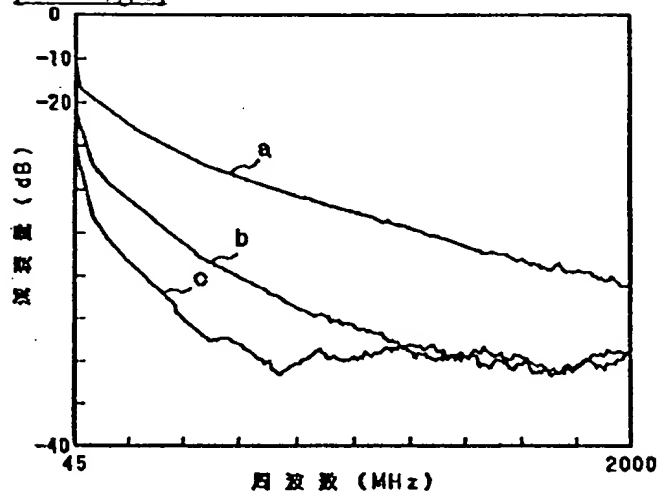
[Drawing 5]



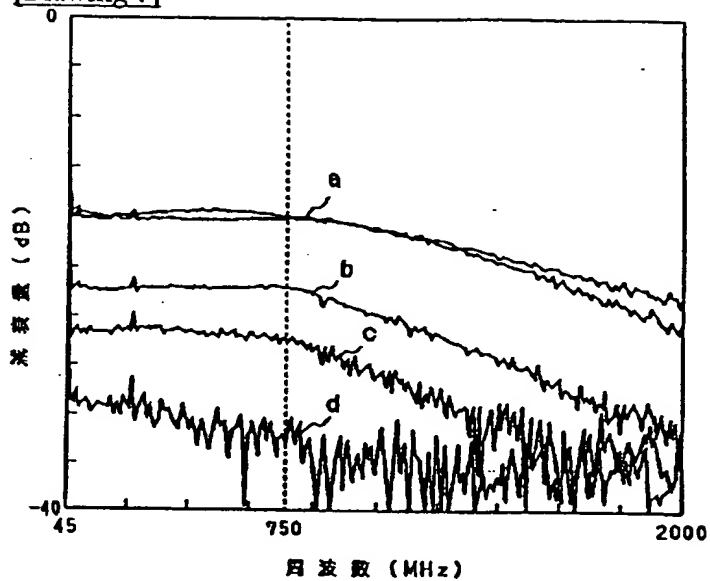
B



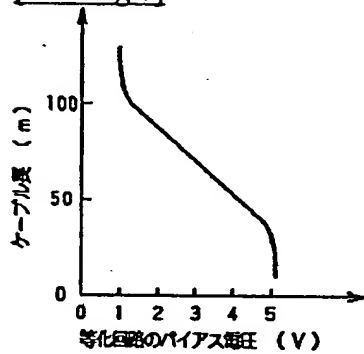
[Drawing 6]



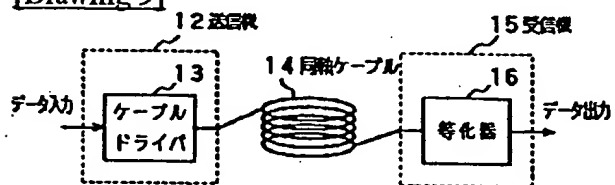
[Drawing 7]



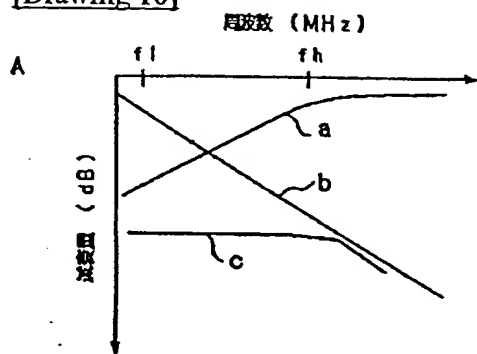
[Drawing 8]



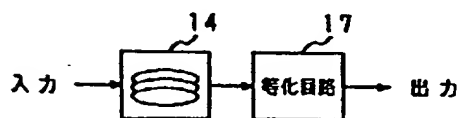
[Drawing 9]



[Drawing 10]



B



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-153845

(43)公開日 平成9年(1997)6月10日

(51)Int.Cl.*	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 3/04			H 0 4 B 3/04	B
H 0 3 H 21/00		9274-5 J	H 0 3 H 21/00	

審査請求 未請求 請求項の数4 O L (全 6 頁)

(21)出願番号 特願平7-311417

(22)出願日 平成7年(1995)11月29日

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 嵯峨 文明

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

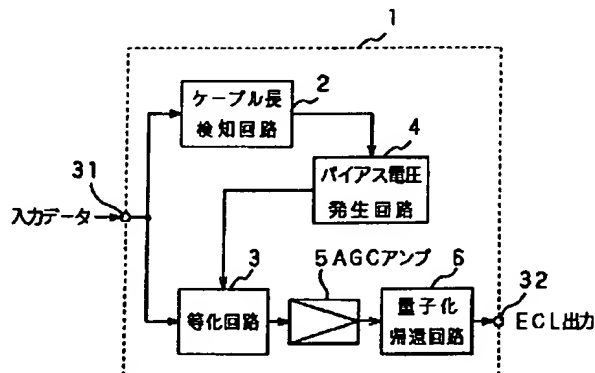
(74)代理人 弁理士 小池 晃 (外2名)

(54)【発明の名称】 等化器

(57)【要約】

【課題】 同軸ケーブルを用いた伝送システムにおいて、高速なデータを、より長距離に伝送することができる等化器を提供する。

【解決手段】 バイアス電圧発生回路4では、同軸ケーブルを伝送された信号がケーブル長検知回路2で検波されて得られた検波電圧に基づくバイアス電圧が発生される。等化回路3では、上記バイアス電圧が制御電圧として供給され、この制御電圧に応じて上記伝送された信号が等化される。



【特許請求の範囲】

【請求項1】 同軸ケーブルにより伝送される信号を等化する等化器において、

上記同軸ケーブルのケーブル長を検知するケーブル長検知手段と、

上記ケーブル長検知手段からのケーブル長に応じて、周波数特性が変化する等化手段とを備えて成ることを特徴とする等化器。

【請求項2】 上記等化手段では、所定帯域の減衰量が変化することを特徴とする請求項1記載の等化器。

【請求項3】 上記ケーブル長検知手段は、所定帯域の周波数を抽出する抽出手段と、上記抽出手段からの出力を検波する検波手段とを備え、この検波手段からの検波電圧を出力することを特徴とする請求項1記載の等化器。

【請求項4】 上記等化手段は、制御電圧に応じて周波数特性が変化する回路を備え、上記ケーブル長検知手段からの出力が制御電圧として入力されることを特徴とする請求項1記載の等化器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、信号の周波数特性が変化する等化器に関する。

【0002】

【従来の技術】従来、同軸ケーブルを用いた伝送システムにおいては、図9に示すように、送信機12に入力されたデータは、ケーブルドライバ13を介し、同軸ケーブル14にシリアルで送出される。この同軸ケーブル14の受信端の受信機15内には等化器16が設けられている。同軸ケーブル14を伝送されたデータは、その伝送中にケーブル損失によって減衰されている。

【0003】具体的には、同軸ケーブルを用いてデータ伝送を行う場合には、ケーブル長が長い程、また、伝送データの周波数が高い程、いわゆるルートf特性といわれるケーブル損失が大きくなる。即ち、減衰域の周波数特性が変化する。

【0004】よって、同軸ケーブル14からの伝送データは、等化器16によって、その伝送帯域内のケーブル損失による周波数特性が平坦化される。この平坦化された伝送データは、図示しないアンプ等によって必要なレベルまで増幅されることにより、受信データが復元されて、出力される。

【0005】次に、図10を用いて、同軸ケーブルの等化原理を説明する。

【0006】例えば、図10Aに示すように、同軸ケーブル14の周波数特性を曲線bとする。図10Bに示すように、同軸ケーブル14に等化回路17がカスケード接続されている場合には、この等化回路17の周波数特性を、例えば周波数f1から周波数fhまでの一定帯域で、同軸ケーブル14の周波数特性と相反するような図

10Aの曲線aとする。これにより、同軸ケーブル14を伝送された信号は、等化回路17を通過することによって、図10Aの曲線cに示すように、周波数f1から周波数fhまでの帯域では、同軸ケーブル14によって被った、周波数に比例するケーブル損失による周波数特性が等化される。

【0007】

【発明が解決しようとする課題】ところで、ハイビジョン放送信号のシリアル伝送に用いられるクロック周波数は、1.485GHzであり、符号形式はNRZ(non return to zero)である。このように高速な信号を、同軸ケーブルを用いて伝送する場合には、伝送される信号はケーブル損失を大きく受ける。具体的には、同軸ケーブルを用いた伝送システムでは、ギガビット(Gbit)単位のデータは、数十mの伝送しか実現することができない。

【0008】そこで、本発明は上述の実情に鑑み、同軸ケーブルを用いた伝送システムに備える等化器において、高速なデータを、より長距離に伝送することができる等化器を提供するものである。

【0009】

【課題を解決するための手段】本発明に係る等化器は、検知した同軸ケーブルのケーブル長に応じて、周波数特性が変化する。

【0010】

【発明の実施の形態】以下、本発明の実施の形態について、図面を参照しながら説明する。

【0011】図1には、本発明に係る等化器の実施の形態の概略的な構成を示す。

【0012】この等化器は、同軸ケーブルのケーブル長を検知するケーブル長検知手段であるケーブル長検知回路2と、上記ケーブル長検知回路2からのケーブル長に応じて、周波数特性が変化する等化手段である等化回路3とを備えて成る。

【0013】この等化器1には、同軸ケーブルを伝送された信号が、入力端子31で受信されて入力される。同軸ケーブルを伝送された信号は、高速なクロック周波数による信号であり、例えばハイビジョンデータ信号である。この受信信号は、ケーブル長検知回路2に送られると共に、等化回路3にも送られる。

【0014】ケーブル長検知回路2では、入力信号の一部の周波数成分を検波して、その検波電圧を得る。この検波電圧により、信号が伝送された同軸ケーブルのケーブル長を推定することができる。この検波電圧は、バイアス電圧発生回路4に送られる。

【0015】バイアス電圧発生回路4では、検波電圧に基づいて、等化回路3のバイアスに必要な電圧を発生する。このバイアス電圧は、等化回路3に送られる。具体的には、このバイアス電圧発生回路4には、OPアンプで構成される非線形DCアンプを用いることが考えられ

る。この非線形DCアンプによって、等化回路3に必要なバイアス電圧を上記検波電圧から得ている。

【0016】等化回路3は、制御電圧に応じて周波数特性が変化する回路を備え、ケーブル長検知回路2からの出力が制御電圧として入力されるものであり、具体的には、バイアス電圧発生回路4からの、同軸ケーブルのケーブル長に応じたバイアス電圧が加えられて、受信信号が等化される。即ち、所定帯域の減衰量が変化する。この等化された信号は、自動利得制御アンプいわゆるAGC (automatic gain control) アンプ5で一定のレベルとなるように増幅された後、量子化帰還回路6に加えられる。この量子化帰還回路6ではDC再生が行われる。この量子化帰還回路6からの出力は、ECL (emitter-coupled logic) レベルで、出力端子32から出力される。このECLレベルは、具体的には、約0.8V_{p-p}である。

【0017】次に、ケーブル長検知回路2について、具体的に説明する。

【0018】図2には、ケーブル長検知回路2の一実施例の概略的な構成を示す。このケーブル長検知手段2は、所定帯域の周波数を抽出する抽出手段であるバンドパスフィルタ23と、上記バンドパスフィルタ23からの出力を検波する検波手段である検波器24とを備え、この検波器24からの検波電圧を出力する。

【0019】図2の入力端子21には、図1の等化回路1で受信された信号が入力される。アンプ22は低利得のバッファアンプであり、インピーダンスマッチング、及びこのアンプ22以降の処理が等化回路6に影響を及ぼさないための、いわゆるアイソレーションを行う働きがある。入力信号は、アンプ22を介して、バンドパスフィルタ23を通過されることにより、一部の周波数成分が抽出される。この抽出された周波数成分は、検波器24に送られて検波され、出力される。この検波出力は、DCアンプ25で増幅されて、出力端子26から検波電圧として出力される。この検波電圧を用いて、バイアス電圧発生回路4で発生されたバイアス電圧が、制御電圧として等化回路3に供給される。

【0020】図3には、5C2Vの同軸ケーブルのケーブル長と、ケーブル長検知回路2において得られる検波電圧との関係を示す。図3に示すように、同軸ケーブルのケーブル長が約80~90m以上になると、検波電圧が低くなる。

【0021】次に、等化回路3について、具体的に説明する。

【0022】図4には、等化回路3の一実施例の概略的な構成を示す。図4の等化回路は、入力端子8の受信信号と出力端子10の出力信号とをインピーダンス整合するものであり、図1の等化器1の入力端子31に接続されるフィルタ3Aと、このフィルタ3Aの出力側に直列接続された、フィルタ3Aと同一の回路構成のフィルタ

3Bとから成る。

【0023】具体的には、フィルタ3Aは、受信信号の周波数の減衰帯域を設定する抵抗 R_{10} 及びコンデンサ C_{10} が並列接続され、また、抵抗 R_{11} 及びコンデンサ C_{11} に対して周波数の減衰帯域の傾きを設定する抵抗 R_{p1} が並列接続され、かつ、抵抗 R_{10} に、一方が接地されたコイル L_{10} が直列接続されている。また、フィルタ3Bは、フィルタ3Aの出力側に直列接続されており、出力信号の周波数の減衰帯域を設定する抵抗 R_{20} 及びコンデンサ C_{20} が並列接続され、また、抵抗 R_{21} 及びコンデンサ C_{21} に対して周波数の減衰帯域の傾きを設定する抵抗 R_{p2} が並列接続され、かつ、抵抗 R_{20} に、一方が接地されたコイル L_{20} が直列接続されている。

【0024】即ち、フィルタ3A及びフィルタ3Bは、同一の回路構成のハイパスフィルタであり、等化回路3は、入力端子8、2つのハイパスフィルタ、及び出力端子10が直列接続されて成る。フィルタ3Aでは、入力端子8に、直流成分を除去するコンデンサ C_{p1} を介して並列に接続された抵抗 R_{10} とコンデンサ C_{10} とによってカットオフ周波数を設定し、直列接続の抵抗 R_{11} 及びコンデンサ C_{11} によって減衰域の直線性を補正し、コイル L_{10} によって通過周波数に同調すると共に、広帯域のインピーダンス整合を取り易くする。また、フィルタ3Bでは、出力端子10に、直流成分を除去するコンデンサ C_{p2} を介して並列に接続された抵抗 R_{20} とコンデンサ C_{20} とによってカットオフ周波数を設定し、直列接続の抵抗 R_{21} 及びコンデンサ C_{21} によって減衰域の直線性を補正し、コイル L_{20} によって伝送周波数に同調すると共に、広帯域のインピーダンス整合を取り易くする。

【0025】尚、フィルタ3Aにおける抵抗 R_{11} とコンデンサ C_{11} との接続順序、及びフィルタ3Bにおける抵抗 R_{21} とコンデンサ C_{21} との接続順序は、逆であっても良い。

【0026】さらに、抵抗である、いわゆるビンダイオード R_{p1} は抵抗 R_{10} 及びコンデンサ C_{10} に対して、また、ビンダイオード R_{p2} は抵抗 R_{20} 及びコンデンサ C_{20} に対してそれぞれ並列に接続され、かつ、ビンダイオード R_{p1} は入力端子8に、また、ビンダイオード R_{p2} は出力端子10に、それぞれn側端で逆方向に接続される。これらのビンダイオード R_{p1} 、 R_{p2} によって、減衰域における減衰量の周波数に対する傾きを設定する。

【0027】また、ビンダイオード R_{p1} とビンダイオード R_{p2} との接続点には、ビンダイオード R_{p1} 、 R_{p2} の制御バイアス電流を設定する抵抗 R_b を介して制御端子9が設置される。この制御端子9には、一方が接地されたバイパスコンデンサ C_e が接続される。この制御端子9に、上記バイアス電圧発生回路4からのバイアス電圧が制御電圧 V_{cont} として入力される。

【0028】上記等化器1に入力する制御電圧 V_{cont} を、図5Bに示すように制御することにより、等化

回路3のピンダイオード R_{p1} 、 R_{p2} の抵抗値が制御されて、周波数特性による減衰量を変化させることができる。具体的には、図5Aに示すように、制御電圧 V_{cont} を大きくしたときには、一定の帯域、この場合には周波数 f_h までの帯域の減衰量を小さくすることができ、逆に、制御電圧 V_{cont} を小さくしたときには、周波数 f_h までの帯域の減衰量を大きくすることができる。このように、同軸ケーブルの異なるケーブル長に対応させて周波数特性を制御することにより、受信信号の等化を行う。

【0029】図6は、5C2Vの同軸ケーブルのケーブル長に応じた通過特性を示す。この通過特性とは、各ケーブル長の同軸ケーブルを伝送される信号の周波数に対する減衰量を示すものである。図6の曲線aは、ケーブル長が100mの同軸ケーブルの通過特性であり、曲線bは、ケーブル長が160mの同軸ケーブルの通過特性であり、曲線cは、ケーブル長が200mの同軸ケーブルの通過特性である。このケーブル長に応じた通過特性に対応した最適なバイアス電圧が、等化回路3に供給される。

【0030】また、図7は、図6に示した通過特性を持つ5C2Vの同軸ケーブルを、等化器1の等化回路3に接続し、この等化回路3に最適なバイアス電圧を供給して等化を行った場合の等化特性を示す。尚、図7は、DC付近から750MHzまでの帯域の周波数を等化した場合の等化特性を示している。図7の曲線aは、ケーブル長が100mの同軸ケーブルを用いたときの等化特性であり、曲線bは、ケーブル長が140mの同軸ケーブルを用いたときの等化特性であり、曲線cは、ケーブル長が160mの同軸ケーブルを用いたときの等化特性であり、曲線dは、ケーブル長が200mの同軸ケーブルを用いたときの等化特性である。

【0031】図8には、5C2Vの同軸ケーブルを用いたときの、ケーブル長と、等化を行うために必要なバイアス電圧との関係を示す。このように、ケーブル長が長いと、バイアス電圧は小さく、ケーブル長が短いと、大きなバイアス電圧が必要となる。

*

*【0032】上述した等化器を同軸ケーブルを用いた伝送システムに用いることにより、伝送されたシリアルデータの等化を自動的に行うことができるので、上記シリアルデータが高速なデータであるときにも等化を行うことができる。

【0033】

【発明の効果】以上の説明からも明かなように、本発明に係る等化器は、検出した同軸ケーブルのケーブル長に応じて周波数特性が変化することにより、伝送信号の等化を自動的に行うことができるので、同軸ケーブルを用いた伝送システムにおいて、数m〜数百mまでの任意のケーブル長での高速データの伝送が可能となる。

【図面の簡単な説明】

【図1】本発明に係る等化器の実施の形態の概略的な構成図である。

【図2】ケーブル長検知回路の概略的な構成図である。

【図3】ケーブル長と検波電圧との関係を示す図である。

【図4】等化回路の概略的な構成図である。

【図5】等化回路の伝送特性を説明するための図である。

【図6】同軸ケーブル（5C2V）の通過特性を示す図である。

【図7】等化回路の等化特性を示す図である。

【図8】等化回路のバイアス電圧とケーブル長との関係を示す図である。

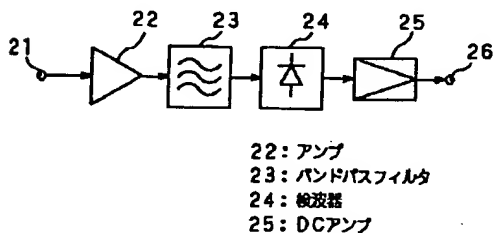
【図9】同軸ケーブルを用いた伝送システムの概略的な構成図である。

【図10】等化の原理を説明するための図である。

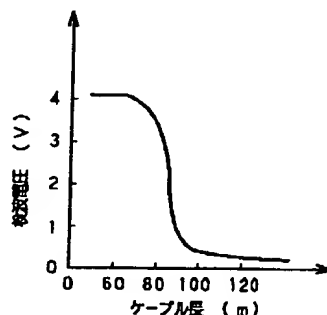
【符号の説明】

- 1 等化器
- 2 ケーブル長検知回路
- 3 等化回路
- 4 バイアス電圧発生回路
- 5 AGCアンプ
- 6 量子化帰還回路

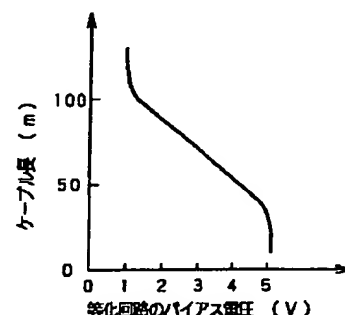
【図2】



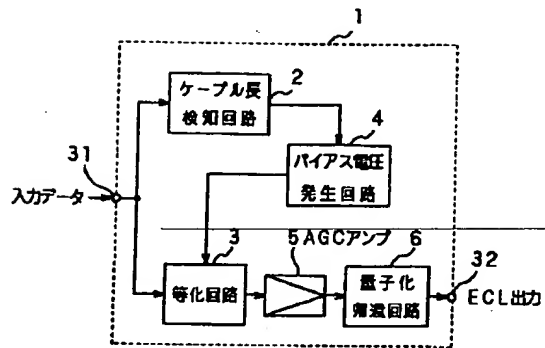
【図3】



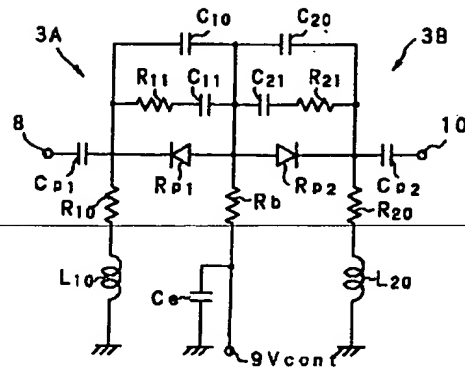
【図8】



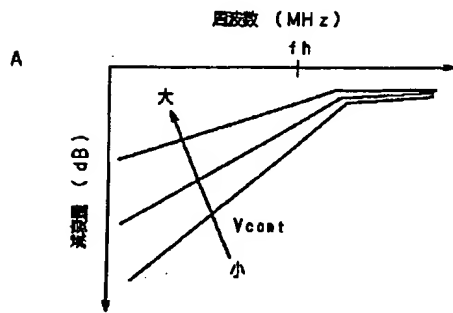
【図1】



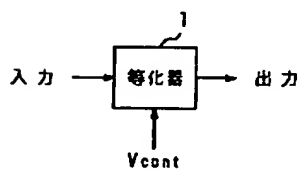
【図4】



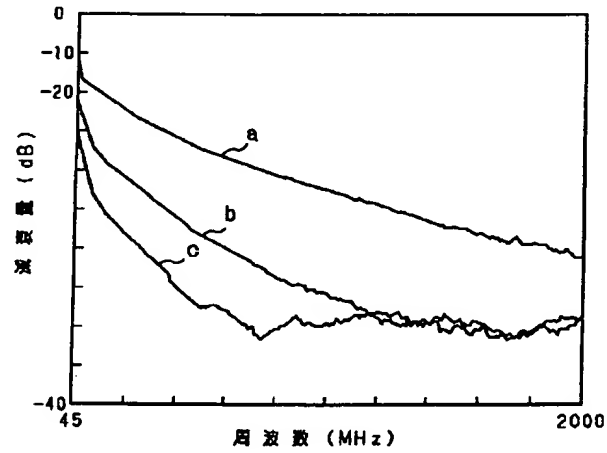
【図5】



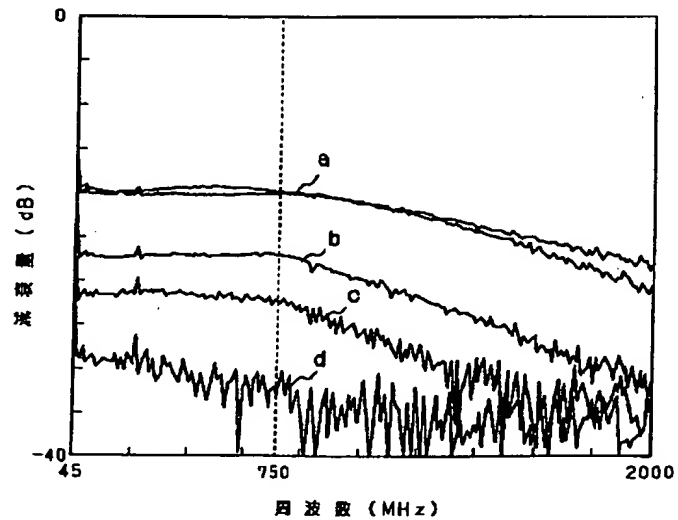
B



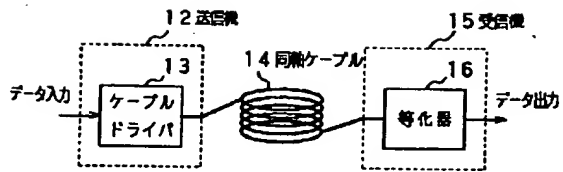
【図6】



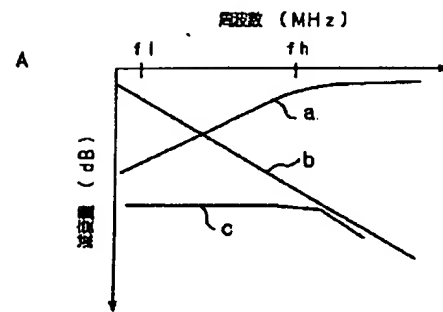
【図7】



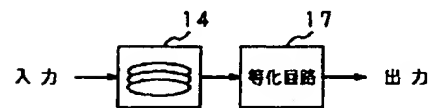
【図9】



【図10】



B



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER: _____**

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.